

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

①2 Offenlegungsschrift
①1 DE 33 04 642 A 1

⑤1 Int. Cl. 3:
H01L 27/04
H01L 29/72

②1 Aktenzeichen: P 33 04 642.5
②2 Anmeldetag: 10. 2. 83
④3 Offenlegungstag: 16. 8. 84

DE 3304642 A 1

⑦1 Anmelder:
Siemens AG, 1000 Berlin und 8000 München, DE

⑦2 Erfinder:
Schwabe, Ulrich, Dr.phil.; Neppl, Franz, Dr.rer.nat.,
8000 München, DE

⑤6 Recherchenergebnisse nach § 43 Abs. 1 PatG:

DE-OS 31 32 905
DE-OS 26 40 525
US 37 53 774

US-Z: J. Electrochem. Soc., Bd.128, No.11,
Nov. 1981, S.2402-2410;

US-Z: IEEE Journal of Solid-State Circuits, Bd.SC-15,
No.4, August 1980, S.450-454;

US-Z: IEEE Transactions on Electron Devices, Vol.
ED-27, No.8, August 1980, S.1390-1394;

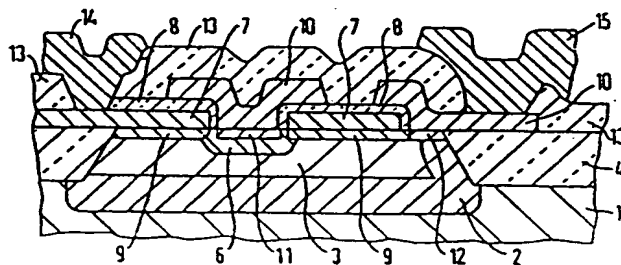
US-Z: Applied Physics Letters, Bd.41, No.9,
November 1982, S.877-879;

US-Z: Journal of the Electrochemical Society,

Solid-State Science and Technology, Vol.128,
No.10, Oktober 1981, S.2207-2214;
US-Z: IBM Technical Disclosure Bulletin, Vol.24,
No. 7A, Dezember 1981, S. 3454-3457;
US-Z: IBM Technical Disclosure Bulletin, Vol.22,
Nr.12, Mai 1980, S.5336-5338;

⑤4 Integrierte Halbleiterschaltung mit Bipolartransistor-Strukturen und Verfahren zu ihrer Herstellung

Die Erfindung betrifft eine integrierte Halbleiterschaltung mit Bipolartransistorstrukturen, bei denen sowohl der Emittor- (11) als auch der Basisbereich (9) und der Kollektorkontaktbereich (12) durch Ausdiffusion einer mit dem entsprechenden Dotierstoff versehenen, auf dem Substrat direkt abgeschiedenen Metallsilizidschicht (7, 10) erzeugt wird. Die mit der entsprechenden Dotierung versehene Metallsilizidschichtstrukturen (7, 10), wofür insbesondere Silizide der Metalle Tantal, Titan, Wolfram oder Molybdän verwendet werden, dienen als zusätzliche Verdrahtungsebenen und erlauben neben einer höheren Packungsdichte eine sehr niederohmige Kontaktierung.



DE 3304642 A 1

Patentansprüche

1. Integrierte Halbleiterschaltung mit Bipolartransistorstrukturen, bei denen sowohl der Emitter- als auch der Basisbereich im Siliziumhalbleitersubstrat durch Ausdiffusion einer dotierten, auf dem Substrat direkt abgeschiedenen, als zusätzliche Verdrahtungsebene dienenden Schichtstruktur erzeugt sind, dadurch gekennzeichnet, daß die als Verdrahtungsebene dienende Schichtstruktur (7, 10) aus einem dotierten Silizid eines hochschmelzenden Metalles besteht.
2. Integrierte Halbleiterschaltung mit Bipolartransistorstrukturen nach Anspruch 1, dadurch gekennzeichnet, daß die Metallsilizidverbindung (7, 10) im Vergleich zur Stöchiometrie einen Siliziumüberschuß aufweist.
3. Integrierte Halbleiterschaltung mit Bipolartransistorstrukturen nach Anspruch 1 und/oder Anspruch 2, dadurch gekennzeichnet, daß die Metallsilizidverbindung (7, 10) aus den Siliziden der Metalle Tantal, Titan, Wolfram oder Molybdän besteht.
4. Integrierte Halbleiterschaltung mit Bipolartransistorstrukturen nach Anspruch 1 bis 3, dadurch gekennzeichnet, daß die Schichtdicke der Metallsilizidstrukturen (7, 10) 150 bis 300 nm, vorzugsweise 200 nm beträgt.
5. Verfahren zum Herstellen von npn-Bipolartransistorstrukturen, bei denen sowohl der Emitter- als auch der Basisbereich im Halbleitersubstrat durch Ausdiffusion einer dotierten, auf dem Substrat direkt abgeschiedenen, als zusätzliche Verdrahtungsebene dienenden Schichtstruktur erzeugt werden nach einem der Ansprüche 1 bis 4, gekennzeichnet durch den Ablauf der

folgenden Verfahrensschritte:

- 5 a) Festlegung der aktiven Bereiche der Schaltung durch Herstellen von n^+ -dotierten Zonen (2) in einem p-dotierten Siliziumsubstrat (1) durch maskierte Ionenimplantation,
- 10 b) Aufbringen einer epitaxialen n-dotierten Schicht (3) auf die n^+ -dotierten Zonen (2),
- c) maskiertes Ätzen des Isolationsgrabens im Bereich zwischen den n^+ -dotierten Zonen (2),
- 15 d) Erzeugen des Isolationsoxids (4) im Bereich des Isolationsgrabens,
- e) n^+ -Tiefdiffusion (5) im Kollektorbereich nach Aufbringen einer, die übrigen Bereiche maskierenden Schicht,
- 20 f) Ablösen der maskierenden Schicht für die Kollektortiefdiffusion und Überätzen der Substratoberfläche,
- 25 g) ganzflächige Abscheidung einer mit p-dotierenden Stoffen versetzten, ersten Metallsilizidschicht (7), wobei Silizium im Überschuß vorliegt,
- h) Strukturierung der p-dotierten Silizidschicht (7) im Basisbereich des Transistors,
- 30 i) Durchführung der Basisimplantation (6) mit p-dotierenden Ionen nach Erzeugung der Maske für die Basisimplantation,
- 35 j) Ausdiffusion der p-dotierenden Stoffe aus dem Silizid (7) Basiskontaktbereich (9),

k) Durchführung eines Oxidationsprozesses,

5 l) Durchführung eines anisotropen Trockenätzverfahrens zur Entfernung der Oxidschicht in der Emitter (11)- und Kollektoranschlußzone (12),

m) ganzflächige Abscheidung einer mit n-dotierenden Stoffen versehenen, zweiten Metallsilizidschicht (10),

10 n) Strukturierung der zweiten n-dotierten Silizidschicht (10) im Emitterbereich (11) und Kollektorkontaktbereich (12), wobei die Strukturen der ersten Metallsilizidschicht (7) überlappen,

15 o) Ausdiffusion der n-dotierenden Stoffe aus der zweiten Silizidschicht (10), wobei die Emitterzone (11) gebildet wird,

20 p) ganzflächige Abscheidung einer als Zwischenoxid wirkenden Isolationsschicht (13),

25 q) Öffnen der Kontakte zu den p-dotierten Bereichen der ersten Metallsilizidschicht (7) und zu den n-dotierten Bereichen (12) der zweiten Metallsilizidschicht (10),

r) Durchführung der Metallisierung und Strukturierung der äußeren Metall-Leiterbahnebene (14).

30 6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß zwischen Verfahrensschritt g) und h) eine Oxidschicht (8) abgeschieden wird, die mit der ersten Silizidschicht (7) strukturiert wird, wobei ein leichter SiO_2 -Überhang entsteht.

35

7. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß zwischen Verfahrens-

schritt g) und h) eine Oxidschicht (9) abgeschieden wird, die mit der ersten Silizidschicht (7) strukturiert wird und daß anstelle von Verfahrensschritt k) eine Oxidschicht aus der Dampfphase abgeschieden wird.

5

8. Verfahren nach Anspruch 5 bis 7, dadurch gekennzeichnet, daß als Silizid (7, 10) bei Verfahrensschritt g) und bei Verfahrensschritt m) ein Silizid eines der Metalle Tantal, Titan, Wolfram oder Molybdän verwendet wird.

10

9. Verfahren nach einem der Ansprüche 5 bis 8, dadurch gekennzeichnet, daß für die Dotierung der ersten Metallsilizidschicht (7) (Verfahrensschritt g) Bor und für die Dotierung der zweiten Metallsilizidschicht (10) (Verfahrensschritt m) Arsen verwendet wird.

15

10. Verfahren nach einem der Ansprüche 5 bis 9, dadurch gekennzeichnet, daß als Metallisierung für die äußere Metall-Leiterbahnebene (14) gemäß Verfahrensschritt r) Aluminium verwendet wird.

20

25

30

35

SIEMENS AKTIENGESELLSCHAFT
Berlin und München

Unser Zeichen

VPA

83 P 1 0 6 2 DE

5 Integrierte Halbleiterschaltung mit Bipolartransistor-
Strukturen und Verfahren zu ihrer Herstellung.

Die Erfindung betrifft eine integrierte Halbleiterschaltung mit Bipolartransistor-Strukturen, bei denen sowohl
10 der Emitter- als auch der Basisbereich im Siliziumhalbleitersubstrat durch Ausdiffusion einer dotierten, auf dem Substrat direkt abgeschiedenen, als zusätzliche Verdrahtungsebene dienenden Schichtstruktur erzeugt sind. Die Erfindung betrifft außerdem ein Verfahren zu ihrer
15 Herstellung.

Die kleinsten möglichen Abmessungen von Bipolar-Transistoren sind durch das relativ große Metallisierungsraaster bestimmt, da aus der Metall-Leiterbahnebene Kontakte sowohl zur Emitter- und Kollektorzone als auch zur Basiszone hergestellt werden müssen.
20

Es gibt viele Versuche, das Verdrahtungsproblem zum Beispiel durch eine Polysiliziumverdrahtung, wie in IEEE
25 Trans. Electron. Devices, Vol. ED-27, Nr. 3, August 1980, auf den Seiten 1379 bis 1384 in einem Aufsatz von D. D. Tang et al beschrieben, oder durch eine Polyzidverdrahtung, wie in IEEE Trans. Electron. Devices, Vol. ED-27, Nr. 3, August 1980, auf den Seiten 1385 bis 1389 in einem
30 Aufsatz von Y. Sasaki et al, beschrieben, zu entschärfen. Polysilizium-Verdrahtungen sind jedoch relativ hochohmig und haben hohe Serienwiderstände zur Folge. Da bei diesem Vorgehen in der Regel der Emitter aus dem Polysilizium ausdiffundiert wird und die n^+ - und p^+ -Dotierungen ineinander diffundieren, ergibt sich außerdem eine hohe
35

Emitter/Basis-Kapazität, wodurch die Grenzfrequenz beeinträchtigt wird. Die in dem Aufsatz von Sasaki veröffentlichte Anwendung von einer aus Molybdän-Silizid bestehenden Verdrahtung reduziert zwar den Verdrahtungswiderstand gegenüber der Polysiliziumverdrahtung erheblich. Das Verfahren zur Herstellung dieser Art von Verdrahtung ist aber sehr maskenaufwendig.

Es ist daher Aufgabe der Erfindung, eine integrierte Schaltung mit Bipolartransistorstrukturen anzugeben, bei der die Kontaktierung und Verbindung von Basis-, Emitter- und Kollektorgebieten unabhängig vom Metallisierungsraster ist und daher eine höhere Packungsdichte ermöglicht. Desweiteren soll der Serienwiderstand zum Basisbereich reduziert werden.

Es ist auch Aufgabe der Erfindung, ein Verfahren zur Herstellung der eingangs genannten Schaltung in möglichst einfachen, maskensparenden Verfahrensschritten anzugeben.

Die erfindungsgemäße Lösung dieser Aufgabe ist dadurch gekennzeichnet, daß die als Verdrahtungsebene dienende Schichtstruktur aus einem dotierten Silizid eines hochschmelzenden Metalles besteht. Dabei liegt es im Rahmen des Erfindungsgedankens, daß die Metallsilizidverbindung im Vergleich zur Stöchiometrie der Verbindung einen Siliziumüberschuß aufweist, um eine Reoxidation ohne Siliziumverbrauch aus dem Substrat zu ermöglichen. Vorzugsweise besteht die Verbindung aus einem Silizid der Metalle Tantal, Wolfram, Molybdän oder Titan. Die Schichtdicke der Metallsilizidstruktur liegt in einem Bereich von 150 bis 300 nm, vorzugsweise bei 200 nm.

Ausgestaltungen des Erfindungsgedankens, insbesondere ein Verfahren zur Herstellung einer integrierten Schaltung mit Bipolartransistorstrukturen, sind in Unteransprüchen gekennzeichnet.

Im folgenden wird anhand der Figuren 1 bis 3 der Prozeß-
ablauf für die Herstellung einer erfindungsgemäßen Schal-
tung mit einem Bipolartransistor näher beschrieben. Dabei
sind in den Figuren im Schnittbild nur die erfindungswe-
5 sentlichen Verfahrensschritte dargestellt; gleiche Teile
sind mit gleichen Bezugszeichen versehen.

Figur 1: Auf einer einkristallinen, p-dotierten (100)-ori-
entierten Siliziumsubstratscheibe 1 mit einem spezifischen
10 Widerstand von 10 Ohm cm werden die aktiven Bereiche der
Schaltung durch Herstellen von n^+ -dotierten Zonen 2 durch
maskierte Ionenimplantation festgelegt. Dann wird durch
ein epitaktisches Abscheideverfahren auf die n^+ -dotierten
Zonen 2 eine n^- -dotierte Siliziumschicht 3 mit einem spe-
15 zifischen Widerstand von 2 Ohm cm aufgebracht und mittels
einer, die aktiven Gebiete 2 abdeckenden Maske der Isola-
tionsgraben geätzt (in der Figur nicht dargestellt). Im
Anschluß daran wird im Bereich des Isolationsgrabens das
Isolationsoxid 4 erzeugt. Dann wird nach Aufbringen einer
20 die übrigen Bereiche maskierenden Schicht die n^+ -Tief-
diffusion 5 im Kollektorbereich des Bipolartransistors
durchgeführt und nach Entfernen der Maske für die Kolle-
kortiefdiffusion 5 die Substratoberfläche ganzflächig
überätzt. Im Anschluß daran erfolgt die ganzflächige
25 Abscheidung einer mit Bor versetzten Tantalsilizidschicht
7 (erste Silizidschicht) in einer Schichtdicke von 200
nm, wobei Silizium im Überschuß ($Ta:Si < 1:2$) vorliegt.
Zur Festlegung des Basiskontaktbereiches (6) wird diese
 $TaSi_2$ -Schicht 7 zur Reduzierung der Überlappungskapazitä-
30 ten und zur Verhinderung der Ausdiffusion von Bor mit
einer Oxidschicht 8 versehen und mit der Oxidschicht 8 so
strukturiert, wie in Figur 1 dargestellt ist. Nach Er-
zeugung einer Implantationsmaske für die Basisimplanta-
tion (6) wird die Basis 6 mit Borionen implantiert und
35 anschließend das Bor aus der Tantalsilizidschicht 7 bei
800 bis 1000°C ausdiffundiert. Dabei wird auch die
Basisimplantation aktiviert. Es entsteht die Figur 1 mit

der durch das Bezugszeichen 9 bezeichneten p^+ -diffundierten Basiskontaktzone und die mit 6 bezeichnete Basis.

Figur 2: Nach Durchführung eines Oxidationsprozesses

5 (Reoxidation des $TaSi_2$, wobei überschüssiges Silizium SiO_2 bildet) wird in der Emitterzone (11) und im Kollektorkontaktbereich (12) die Oxidschicht durch ein anisotropes Trockenätzverfahren entfernt, wobei an den Silizidflanken SiO_2 stehenbleibt. Auf den offengelegten
10 Emitter- und Kollektorkontaktanschlusbereichen wird mit Arsen dotiertes Tantalasilizid 10 (zweite Silizidschicht) durch Zerstäuben eines mit Arsen dotierten Tantalasilizid-Targets abgeschieden und wie aus Figur 2 ersichtlich, strukturiert. Dabei wird die erste Silizidschicht 7 von
15 der zweiten Silizidschicht 10 überlappt. Zur Emitterbildung (Zone 11) wird dann Arsen aus der Tantalasilizidschicht 10 bei $800-1000^\circ C$ ausdiffundiert. Gleichzeitig entsteht der diffundierte n^+ -Kollektorkontaktanschluß 12.

20 Figur 3 zeigt die fertige Bipolartransistorstruktur nach Erzeugung einer als Zwischenoxid wirkenden Isolationschicht 13, Öffnen der Kontakte zu den Bor-dotierten Bereichen der ersten Tantalasilizidschicht 7 (p^+ -Basis 9) und zu den Arsen-dotierten Bereichen der zweiten Tantalasilizidschicht 10 (n^+ -Kollektorzone 12 bzw. Emitter 11)
25 und nach erfolgter Metallisierung mit Aluminium-Kontakten 14 und 15.

Der Vorteil der Erfindung gegenüber bekannten Bipolartransistorstrukturen sowie deren Herstellung liegt darin,
30 daß mit nur einer zusätzlichen Maske (Kontakt zwischen dem ersten und zweiten Metallsilizid) zusätzlich zwei niederohmige, nahezu unabhängige Verdrahtungsebenen (7 und 10), die insbesondere als Kreuzkopplung in statischen
35 Speicherzellen eine höhere Packungsdichte ermöglichen, gewonnen werden.

Durch die erfindungsgemäße Anordnung ergeben sich außerdem folgende Vorteile:

1. der Kontakt Metall/Silizid (14 + 7, 15 + 10) ist eine Größenordnung niederohmiger als der bekannte Kontakt Metall/Polysilizium.
2. Die Zuleitung vom Kontakt: Metall/Silizid (14, 7) zur Basis (9) ist eine Größenordnung niederohmiger als bei Verwendung von Polysilizium.
3. Bei der kritischen Ätzung von Silizid (7, 10) auf Silizium ist wegen der unterschiedlichen Materialien leichter ein Ätzstop zu erzielen bzw. eine Endpunktkontrolle durchzuführen als bei Verwendung von Polysilizium.

10 Patentansprüche
3 Figuren

A cross-sectional diagram of a semiconductor device. The device consists of a substrate 1 with a p-n junction 2. A p+ region 3 is formed on the p-n junction 2. A p region 4 is formed on the p+ region 3. A p+ region 5 is formed on the p region 4. A p region 6 is formed on the p+ region 5. A p+ region 7 is formed on the p region 6. A p region 8 is formed on the p+ region 7. A p+ region 9 is formed on the p region 8. The p-n junction 2 is labeled with n- and n+ regions. The p+ region 3 is labeled with n+ and p+ regions. The p region 4 is labeled with p and n+ regions. The p+ region 5 is labeled with n+ and p+ regions. The p region 6 is labeled with p and n+ regions. The p+ region 7 is labeled with n+ and p+ regions. The p region 8 is labeled with p and n+ regions. The p+ region 9 is labeled with n+ and p+ regions.

THIS PAGE BLANK (USPTO)